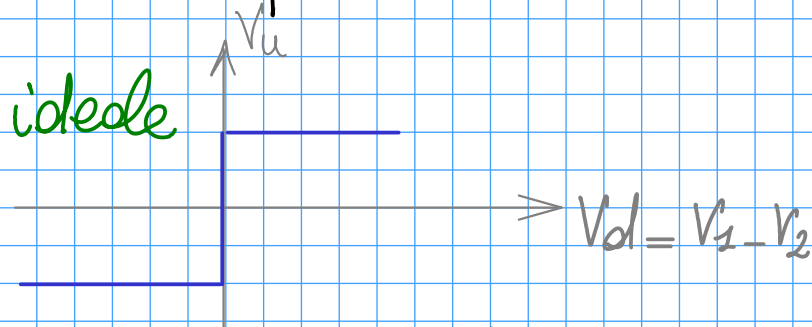


Comparatore integrato

confronto tra due tensioni, ingresso 1D1C
differenziale e uscita digitale

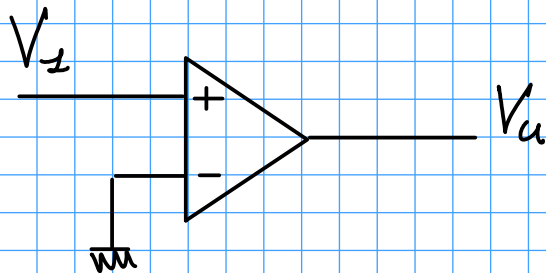
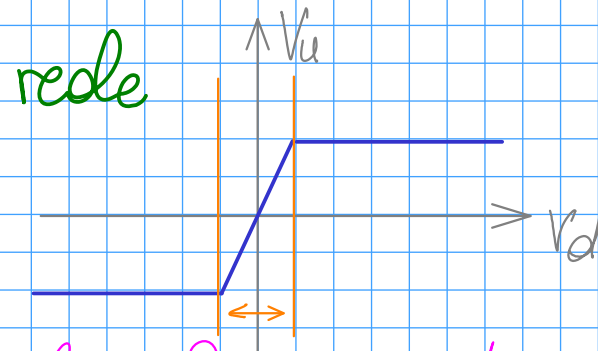
esistono due differenti tipologie di comparatori:

→ comparatori senza isteresi



idealmente presentano caratteristica a gradino verticale, quindi con amplificazione infinita

la caratteristica reale invece è caratterizzata da un'amplificazione elevata ma non infinita ottenibile con un opamp non retroazionato



assenza di retroazione per cui la costruzione di un opamp non compensato, migliorando le caratteristiche dinamiche, in particolare lo slew rate

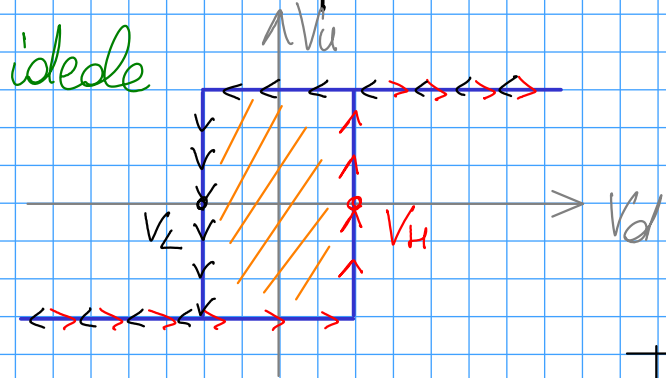
limiti

→ metastabilità

→ rumore

se V_d finisce in fascia di linearità l'uscita ha un livello logico non definito
variazioni sul segnale possono unescare commutazioni spurie → "bouncing"

→ comparatore con isteresi



soglie diverse di scatto per transizioni HL o LH ,
mantiene memoria dello stato precedente
→ nella fascia di isteresi l'uscita dipende
dello stato precedente

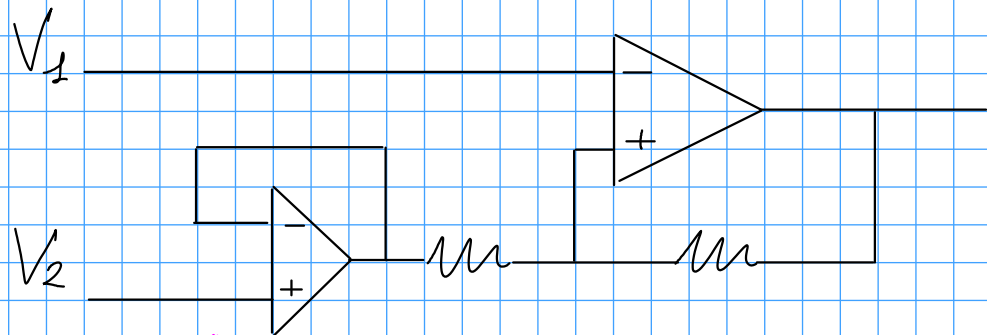
specifiche di progetto

la fascia di isteresi deve essere pari alla
minima riduzione richiesta

tecniche realizzative

→ con opamp
Trigger di Smith

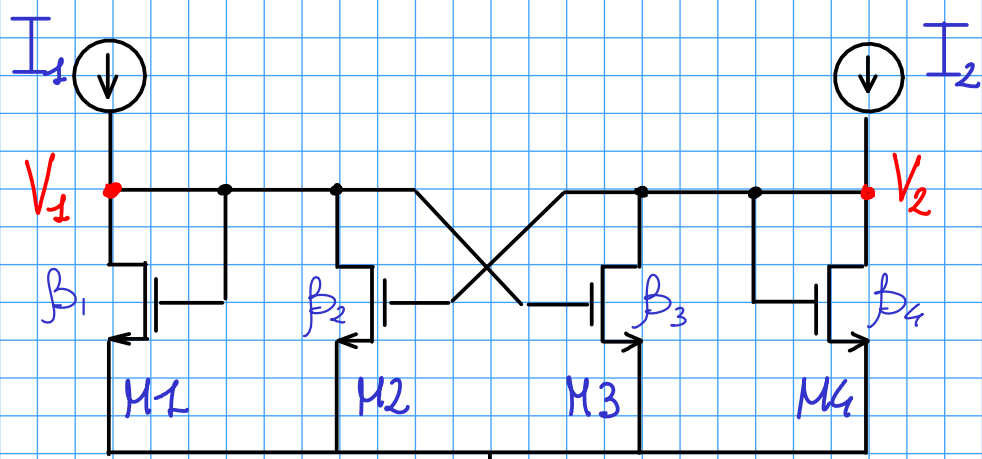
problemi di velocità
soprattutto su buffer



classica soluzione di un
progettista abituato a lavorare
a componenti discreti

→ cella dedicata

la vedremo in dettaglio



cella dedicata per comparatore
con isteresi

$$I_1 + I_2 = I_0$$

$$\beta_1 = \beta_4 = \beta_A$$

$$\beta_2 = \beta_3 = \beta_B$$

funzionamento

→ partiamo da $I_1 = I_0$ e $I_2 = 0$

$$I_2 = I_{D3} + I_{D4} = 0 \rightarrow \text{implica } I_{D3} = I_{D4} = 0$$

M4: $V_2 = V_{GS4} \leq V_t$ poiché $V_{GS4} = V_{DS4}$

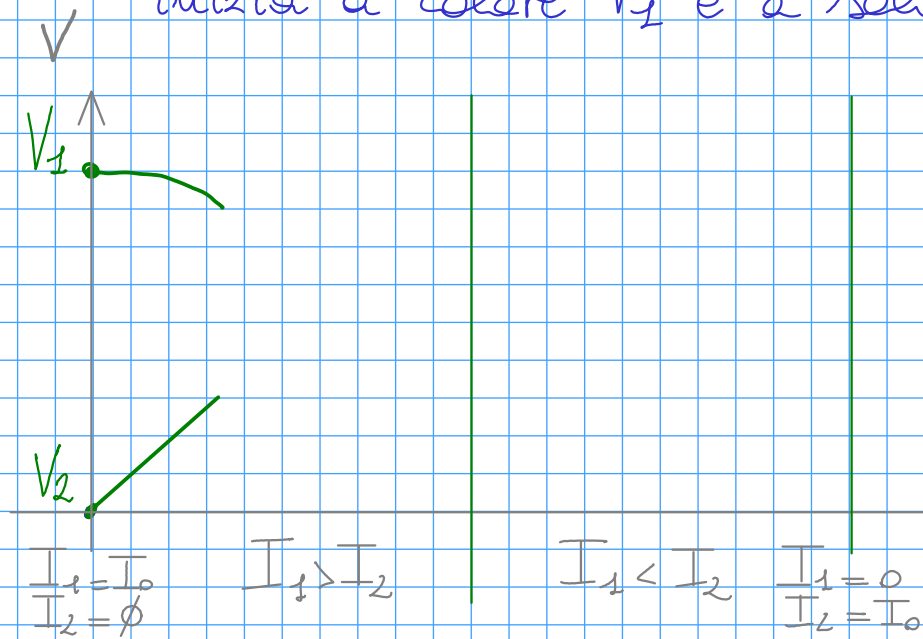
M2: $V_{GS2} = V_2 \rightarrow$ quindi M2 è spento

M1: ricorre tutta la I_0 , $I_{D1} = I_0 \rightarrow V_1 = V_{GS1} \geq V_t$

M3: per collegamento $V_{GS3} = V_1 \rightarrow$ M3 triodo (acceso, ma V_{DS3} nullo)
1° scelta progettuale

$$V_1 = V_{GS1} = \sqrt{\frac{2I_{D1}}{\beta_1}} + V_t = \sqrt{\frac{2I_0}{\beta_1}} + V_t \rightarrow V_{1MAX} \leq 2V_t \rightarrow V_{GS1} \leq 2V_t$$

→ aumento graduale I_2 , I_1 scende
 inizia a colare V_1 e a salire V_2

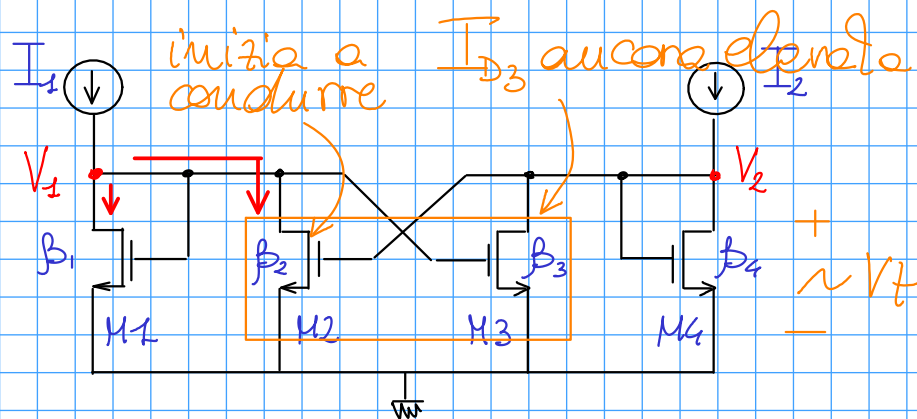


effetti opposti sulle due tensioni d'uscita
 → M3 in zona lineare, si comporta come un resistore (aumento $V_{DS3} \propto I_{D3}$) $V_2 \uparrow$

→ si riduce I_1 , M1 scende a curve a $V_{GS1} - V_{t1}$ minori

→ I_2 scende non linearmente V_1

→ andamento prosegue in questo modo fino all'accensione di M2

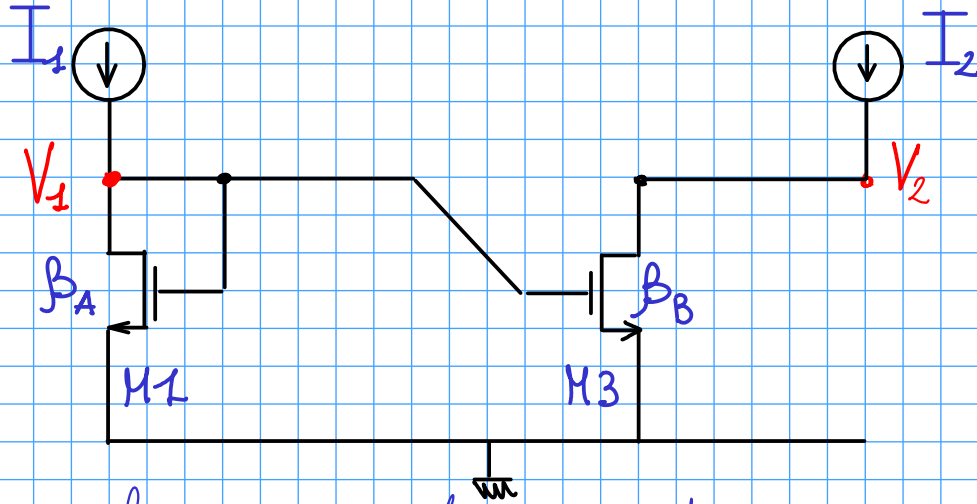


quando $V_{GS2} \sim V_{t2}$ inizio conduzione
 M2 direttamente da saturazione

accensione M2 innescata reazione positiva
 $I_{D3} = I_1 - I_{D2}$, se I_{D2} riduce I_{D1}
 quindi cola $V_1 \rightarrow$ loop

→ fotografia circuito quando $V_2 \sim V_t$ M2 in accensione

funziona da specchio se entrambe
sono in saturazione



$$V_{DS3} \geq V_{GS3} - V_t \rightarrow V_2 \geq V_1 - V_t$$

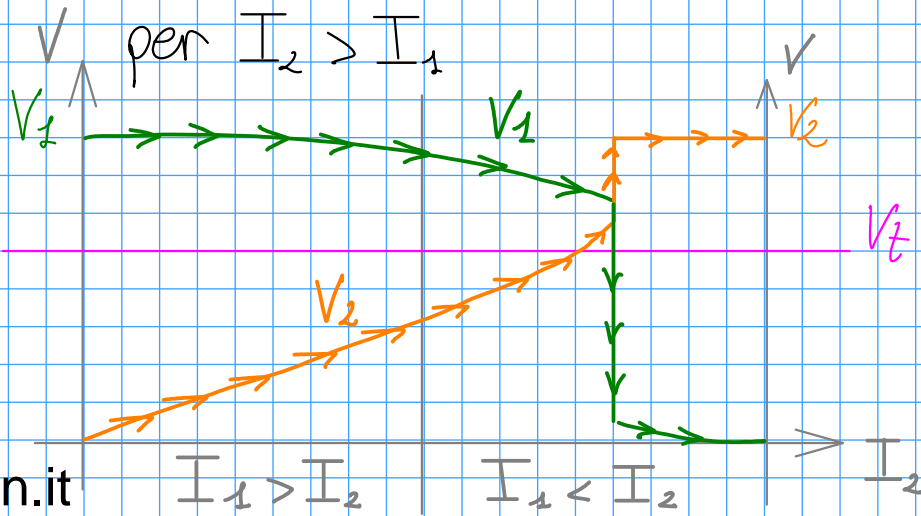
con $V_2 = V_t \rightarrow$ M2 in saturazione
se $V_1 \leq 2V_t$

funzione da specchio quindi
parametro di inizio commutazione
è fissato da progettista

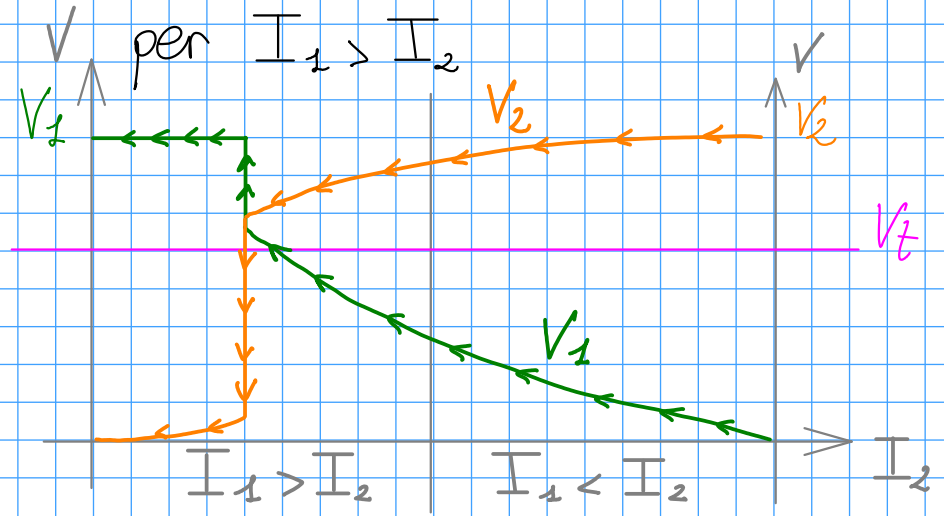
$$\frac{I_2}{I_1} = \frac{\beta_B}{\beta_A}$$

sistema funziona solo se $\beta_B > \beta_A$

in salita commutazione



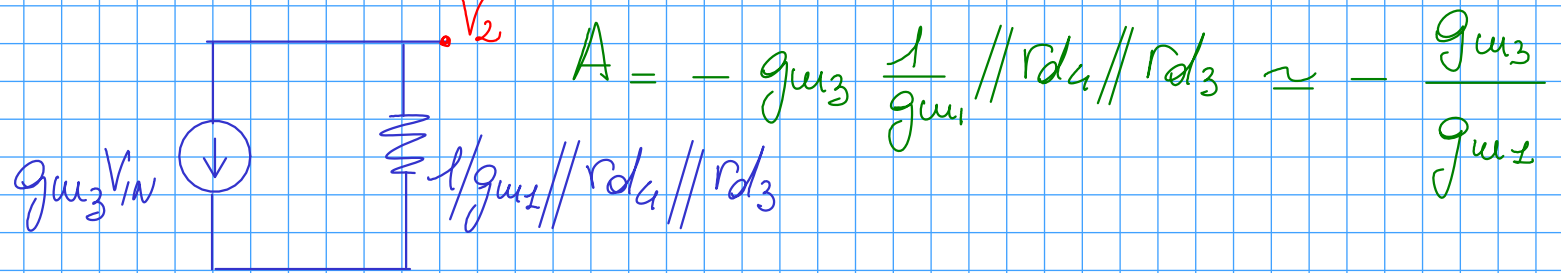
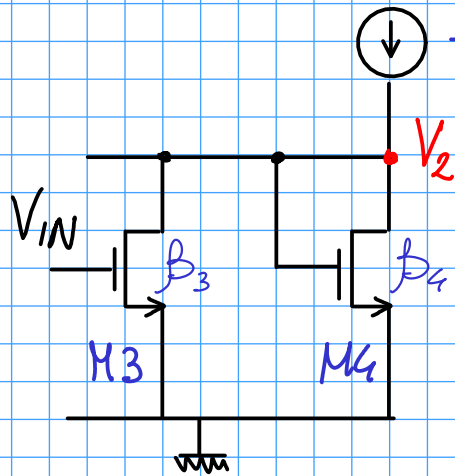
in discesa commutazione



Vediamo caso in cui $V_1 = V_2$ per spiegare la condizione $\beta_B > \beta_A$

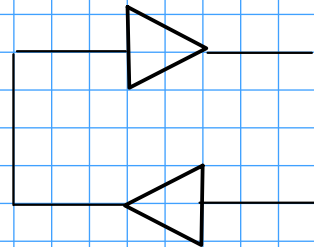
$V_1 = V_2 \rightarrow I_1 = I_2 = \frac{I_0}{2}$ circuito simmetrico

circuito equivalente



nella condizione $V_1 = V_2$ tutti i MOS hanno stesso V_{GS}

$$A \approx -\frac{g_{m3}}{g_{m1}} \downarrow \frac{\beta_3}{\beta_1} = \frac{\beta_B}{\beta_A}$$

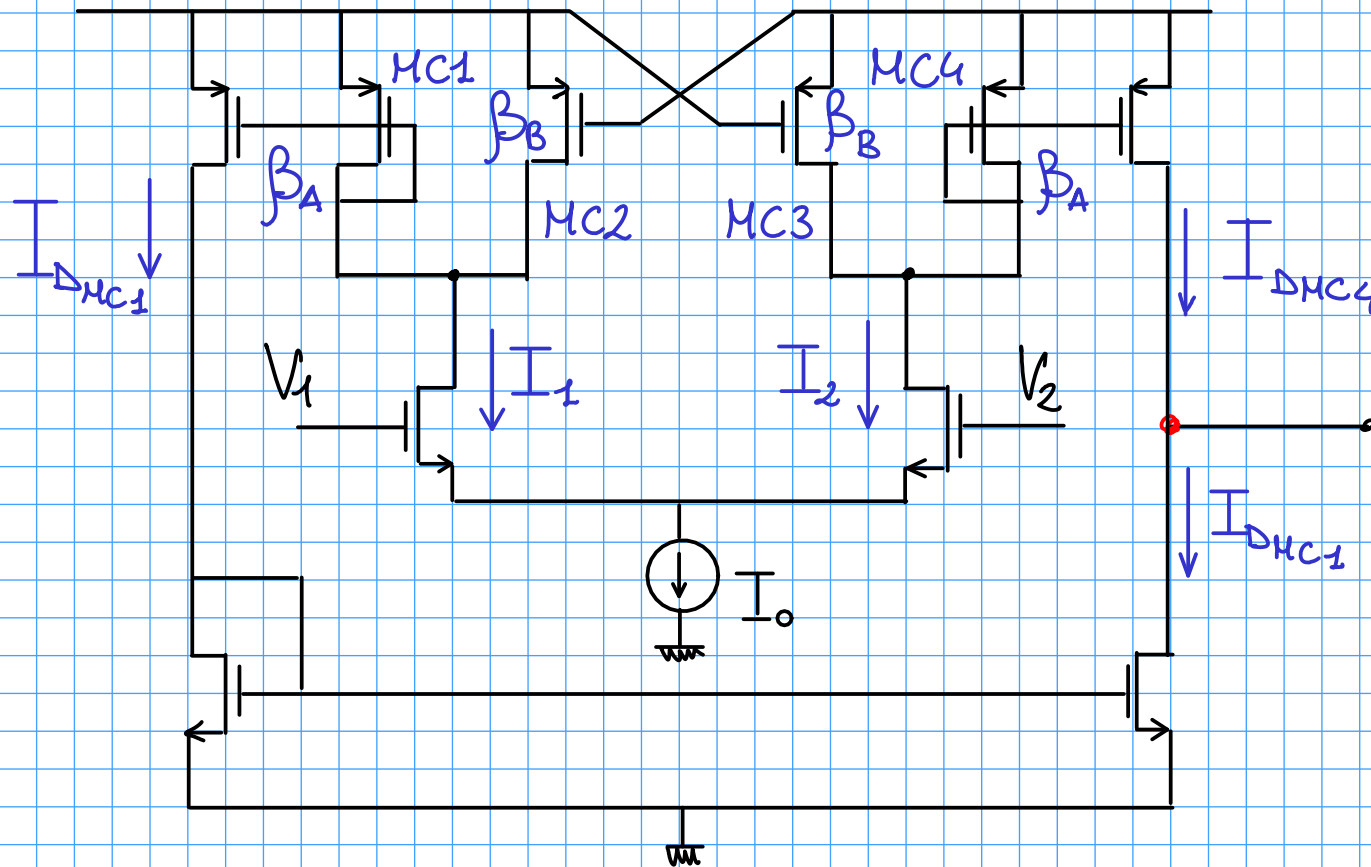


guadagno di anello $\left(\frac{\beta_B}{\beta_A}\right)^2$
 $|A| > 1 \rightarrow$ instabilità

con $\beta_B > \beta_A$ non esiste punto di metastabilità, anche $V_1 = V_2$ non è un punto di equilibrio

per evitare metastabilità impiego $\beta_B > \beta_A$ oltre un margine di sicurezza (considerando termini r_d)

Applicazione della cella, nella sua variante a PMOS
simile a OTA



corrente di scatto superiore (e per simmetria trova quella inferiore)

$$I_o = I_1 + I_2$$

$$\text{con } \frac{I_2}{I_1} = \frac{\beta_B}{\beta_A}$$

$$\rightarrow I_o = I_1 + I_1 \frac{\beta_B}{\beta_A} \rightarrow I_1 = \frac{I_o}{1 + \beta_B/\beta_A}$$

$$I_2 = I_o \frac{\beta_B/\beta_A}{1 + \beta_B/\beta_A}$$

tensione di scallo

$$g_m V_d = I_2 - I_1 = I_0 \frac{\beta_B/\beta_A - 1}{1 + \beta_B/\beta_A} \rightarrow V_{dH} = \frac{I_0}{g_m} \frac{\beta_B/\beta_A - 1}{1 + \beta_B/\beta_A}$$

taglia alta $\frac{I_2}{I_1} = \beta_B/\beta_A$

$$V_{dH} = (V_{GS} - V_t) \frac{\beta_B/\beta_A - 1}{1 + \beta_B/\beta_A}$$

taglia bassa $\frac{I_1}{I_2} = \beta_B/\beta_A$

$$V_{dL} = (V_{GS} - V_t) \frac{1 - \beta_B/\beta_A}{1 + \beta_B/\beta_A}$$

fascia di isteresi = $V_H - V_L = 2(V_{GS} - V_t) \frac{\beta_B/\beta_A - 1}{1 + \beta_B/\beta_A}$

con $\beta_B/\beta_A \sim 1$
non volgono
più appross su rd

esempio

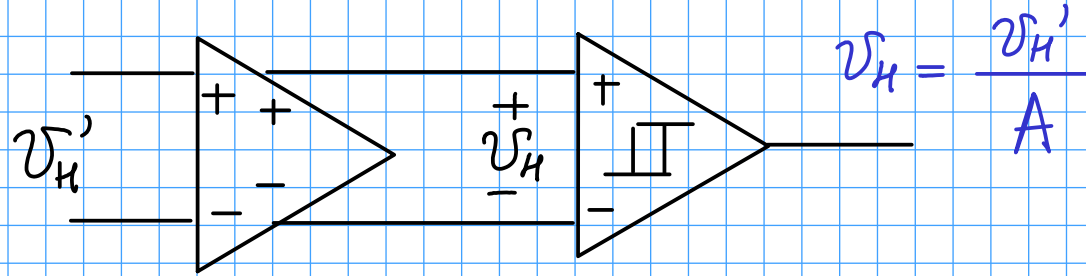
con $\beta_B/\beta_A = 2 \rightarrow V_H - V_L = \frac{V_{GS} - V_t}{3} \sim 30mV$

come posso ridurre isteresi? in questo caso non può scendere sotto 10mV

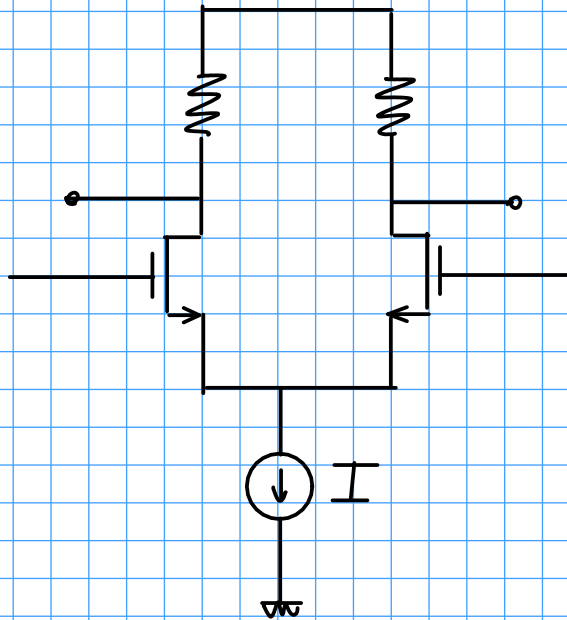
tecniche per ridurre la fascia di isteresi

→ ampli fully differential

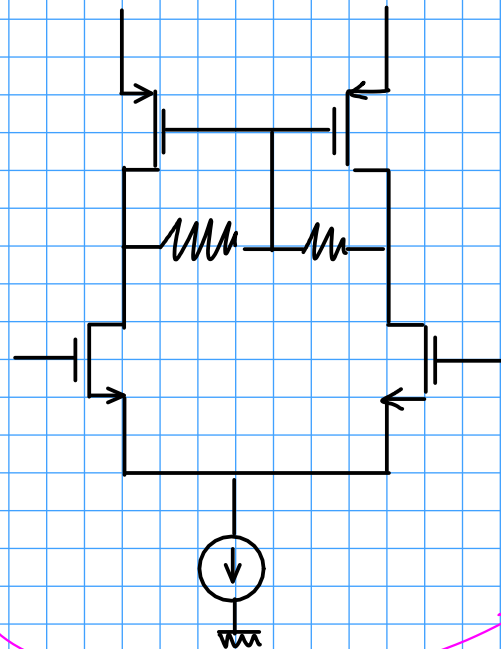
isteresi legata a
minima risoluzione!
10mV sono troppi!



→ sostituire MOS con carichi resistivi Δ modo comune



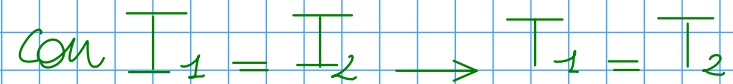
variante



con tecniche furbe si
arriva a isteresi di $\sim 10\mu V$

convertitore AD 16 bit
con $V_{REF} = 2,56V$
solie LSB $\sim 10\mu V$

2DIC



current controlled oscillator

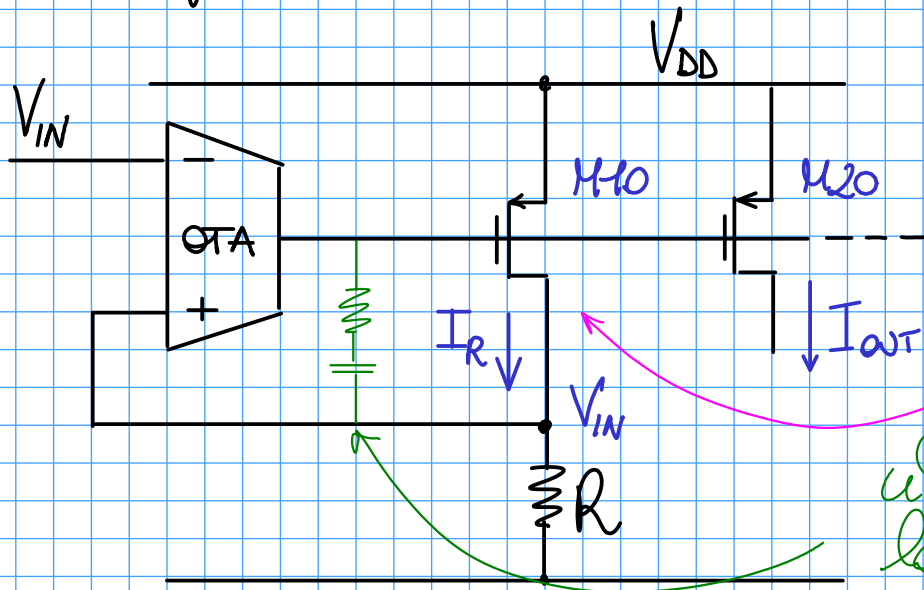
in T_1 : $\frac{dV_c}{dt} = - \frac{I_2}{C}$

in T_2 : $\frac{dV_c}{dt} = - \frac{I_2}{C}$

$$T_2 = \frac{2V_{DH} C}{I_1}$$

regolando I_1 e I_2
imposto duty cycle
(con C già fissata)

trasformando in un Voltage Controlled Oscillator VCO



stadio a source comune con carico resistivo → invertito segno

anche se retroazione è collegata su V^+ nel complesso è negativa grazie a inversione dello stadio a source comune

utilizzando un OTA a singolo stadio semplifica la compensazione con la tecnica del pole splitting

retroazione negativa → CCV valido → riporto V_{IN} ai capi di R

$$I_{OUT} = \frac{V_{IN}}{R} K_S$$

convertito da tensione a corrente, fisso la relazione di proporzionalità agendo su R e sul K_S dello specchio $M10-M20$

inserisco il circuito come "stadio di ingresso" dell'oscillatore a rilassamento

utile anche come convertitore $C \rightarrow F$ e $R \rightarrow F$

VCO

$$f = \frac{V_{IN}}{4V_{DH}} \frac{1}{RC}$$

anche come PLL, in quanto la deriva in T è stabilizzata dalla retroazione

Con lo stesso circuito è possibile realizzare un generatore di tensioni di riferimento

partendo da una sorgente stabile
ad esempio un bandgap

